

早稲田大学大学院理工学研究科

博士論文審査報告書

論 文 題 目

組み込みプロセッサ合成手法に関する研究

Embedded Processor Synthesis Algorithms

申 請 者

宮岡	祐一郎
Miyaoka,	Yuichiro

電子・情報通信学専攻 情報アーキテクチャ研究

2005 年 3 月

システム LSI や SoC と言われる付加価値の高い集積回路は , コアプロセッサやメモリに加えて , いくつかの専用のハードウェア演算ユニットから構成される . 特定の応用に限定した高性能化を狙えば専用ハードウェアを中心とした設計になるが , このアプローチは面積や消費電力の制約に対応できないことに加えて , 回路の大規模化に伴う設計・検証の複雑化と製品寿命との兼ね合いにおいてリスクが大きいことが指摘されている . このような背景の基に , 本研究は特定のアプリケーションに対する性能要求を満たしつつ最大限プログラミング可能な組み込みプロセッサを自動合成できる設計環境を構築することを目的としている . 著者は , 先ず既存のプロセッサ合成環境が標準的な直交系データパスを前提としているため , ハードウェアを削減したプロセッサ構成に対しては最大限の性能を引き出すことができないことを指摘した . 本論文は非直交なデータパスを考慮した組み込みプロセッサ合成手法に関して , 著者のこれまでの研究成果をまとめたものである . 以下 , 各章毎の概要を述べ評価を加える .

第 1 章「序論」では , 本論文の背景と目的および概要をまとめ , SoC 設計における組み込みプロセッサの自動設計環境および非直交なデータパスを考慮することの重要性を指摘し , 著者の研究の位置付けを明らかにしている .

第 2 章「組み込みプロセッサとプロセッサ合成」では , 先ず , 組み込みプロセッサ開発の典型的な 2 つの動向として , 高速性を重視して並列度の高い VLIW 型プロセッサでレジスタや演算ユニットの数を増やす方向と小面積・低消費電力を目指した非直交なデータパスを持つプロセッサを合成するという方向に分類できることを指摘している . 次に既存の設計環境で合成可能なプロセッサの大部分が直交系の単純なデータパスを前提としており , コストを重視したプロセッサの自動合成には適さないことを明らかにした . この考察に基づき , 非直交なデータパスを持つプロセッサをターゲットとすることで , 一定の性能を保ちながらコストを抑えることが可能になることを示し , 本研究の新規性と有効性を主張している .

第 3 章「非直交なデータパスを持つプロセッサのハードウェア / ソフトウェア協調合成」は本論文の主要部分であり , アプリケーションと制約に応じて最適の組み込みプロセッサを自動合成する手法を提案している .

提案手法では , 非直交なデータパスを持つプロセッサを想定し , 合成のターゲットアーキテクチャとして 3 段のパイプラインを持ち , 汎用レジスタと特殊レジスタを持つ構造を前提としている . 演算ユニットを複数連結して 1 サイクルで連続した演算が可能であり , 特殊レジスタはいくつでも同時に演算可能なデータパスを規定し , 一方 , メモリアクセスと演算を同一サイクルでは禁止したモデルとしている . 取りうる命令は , すべてのマルチプレクサの組み合わせとし , モデル

上では特に制約はないものとしている．このようなアーキテクチャモデルの導入によって，より小面積・低消費電力な組み込みプロセッサの合成が可能となった．次に非直交なデータパスを持つプロセッサの合成手法を提案している．提案手法では，初期スケジューリングの段階で，使用ハードウェア・ユニットに制限を設けずに，与えられたアプリケーションプログラムを最速で実行可能なプロセッサ構成を求め，そのスケジューリングをもとにデータパスを構成する．この初期スケジューリングから出発して，逐次削減可能なレジスタを発見することで，より低コストなプロセッサ構成を探索することを可能とした．提案手法は，非直交なデータパスを想定し初期スケジューリングの段階で並列性の抽出を実現する．更にレジスタを逐次削減する反復処理にて複数の演算を同一ステップに割り当てることを可能にし，非直交なデータパス上での高速なスケジューリングを実現した．データパス構成では，得られたスケジューリングをもとにプロセッサのデータパスを逐次構成している．各ステップの演算結果を特殊レジスタに保存することで，最大限高速なデータパスが構成できる．又，得られたデータパス構成から特殊レジスタを削減して最適なプロセッサ構成を決定する手法も提案されている．提案手法を計算機上に実装し，フィルタリング処理や画像処理アプリケーションに対してそれぞれプロセッサを合成し，従来手法と比較，評価を行った．その結果，アプリケーションの処理時間が同程度で，最大で面積を 20%削減したプロセッサを合成することが確認できた．また，アプリケーションによっては，直交なデータパスを持つプロセッサでは実現できない処理時間を実現するプロセッサ構成を出力することができ，非直交なデータパスを持つプロセッサをターゲットとすることによって，より広範囲なプロセッサを合成可能であることが示されている．

第 4 章「非直交なデータパスを持つプロセッサの命令セット生成」では組み込みプロセッサの柔軟性を損なわない命令セットの合成手法を提案している．プロセッサ設計ではデータパス合成と命令セット生成の両方が重要であるが，人手による設計では，命令セットを複数のアプリケーションを想定して設計することが多い．これに対して本論文のアプローチでは，与えられたアプリケーションプログラムを入力としてプロセッサのデータパスを合成し，そのアプリケーションプログラムとデータパス構成の情報のみから命令セットを自動生成する．このアプローチにより設計期間を大幅に短縮することが可能である．このとき与えられたデータパス構成によって取り得る最大の命令セットが決定されるので，最大の命令セットと，生成される数を限られた命令セットで，他のアプリケーションに対するプロセッサの処理時間が同程度になるような手法の構築を目指す必要がある．

非直交なデータパスを持つプロセッサが持ちうる命令セットは膨大となり，それらをすべて持つとすると命令メモリや命令デコード部のコストによって小面積・低消費電力なプロセッサとはならない．一方，プロセッサとしての柔軟性，

汎用性を保ち、専用ハードウェアに対して優位性を持つためには、持つべき命令セットは、単一のアプリケーションプログラムの実行に必須な命令だけではなく、同種の他のアプリケーションプログラムの実行時にも有効な命令も含むことが望ましい。この議論を踏まえ、ある命令が実行される場合に利用されるデータの転送路に注目し、その利用回数を命令の汎用性を評価する指標とした。続いて提案する命令セット合成手法の中心となるプロセッサ内のリソースのグループ化の概念とグループ化手法を提案し、この評価指標に基づいて命令セットを構成する命令を選択する手法を提案している。提案手法の評価のため、典型的なアプリケーションプログラムとデータパス構成を取り上げ、提案手法で生成された命令セットと、データパス構成が持ちうる最大の命令セットを比較した。その結果、提案手法で生成された命令セットに含まれる命令数は 1/1000 にしながら、他のアプリケーションプログラムを実行させた場合に同程度の性能を保つことができた。

第 5 章「結論」では本論文の成果を総括し、今後の研究課題についての考察を行っている。

以上が本論文の概要であるが、著者は SoC と呼ばれる大規模 / 高機能の集積回路のコアとして利用される組み込みプロセッサのハードウェア / ソフトウェア協調合成に関して、標準のプロセッサコアにアプリケーションに応じたハードウェアユニットを付加するという、従来のアプローチと異なり、コアプロセッサそのものを自動合成するための新しい手法を提案した。特に、小面積 / 低消費電力指向の組み込みプロセッサの設計を対象として、非直交なデータパスを前提としたターゲットアーキテクチャを導入し、与えられたアプリケーションに応じた最適のプロセッサを命令セットまでも含めて自動合成する手法を構築したことは、実用的に有効であるばかりでなく、理論的にも新しい知見を与えるものである。この成果は今後のユビキタス情報化社会を支えるシステム LSI およびその設計技術の発展に寄与するところが大である。よって本論文は博士(工学)の学位論文として価値あるものと認める。

2005 年 2 月

審査員	(主査) 早稲田大学教授	工学博士(早稲田大学)	大附辰夫
	早稲田大学教授	工学博士(早稲田大学)	
		Ph. D. (スタンフォード大学)	松山泰男
	早稲田大学教授	工学博士(早稲田大学)	柳澤政生
	早稲田大学教授	工学博士(京都大学)	木村晋二
	北九州市立大学助教授	博士(工学)早稲田大学	戸川 望